



Комп'ютерна схемотехніка та архітектура комп'ютера

Робоча програма навчальної дисципліни (Силабус)

Реквізити навчальної дисципліни

Рівень вищої освіти	<i>Перший (бакалаврський)</i>
Галузь знань	<i>12 Інформаційні технології</i>
Спеціальність	<i>122 Комп'ютерні науки</i>
Освітня програма	<i>Системи і методи штучного інтелекту</i>
Статус дисципліни (код)	<i>Нормативна</i>
Форма навчання	<i>очна(денна)/дистанційна/змішана</i>
Рік підготовки, семестр	<i>2 курс, осінній семестр</i>
Обсяг дисципліни	<i>4 кредити ЄКТС</i>
Семестровий контроль/ контрольні заходи	<i>Залік/МКР</i>
Розклад занять	<i>Rozklad.kpi.ua</i>
Мова викладання	<i>Українська</i>
Інформація про керівника курсу / викладачів	Лектор: <i>к.т.н., доцент, Тимошенко Юрій Олександрович,</i> https://intellect.kpi.ua/profile/tyob Практичні: <i>к.т.н., доцент, Тимошенко Юрій Олександрович</i>
Розміщення курсу	Google classroom https://classroom.google.com/u/0/w/NjA5NTQ3NTkzMDQy/t/all

Програма навчальної дисципліни

1. Опис навчальної дисципліни, її мета, предмет вивчення та результати навчання

Дана дисципліна є вступним курсом і є важливою дисципліною в освітній програмі студентів, так як вона забезпечує фундаментальні принципи проектування, аналізу та розуміння цифрових електронних схем. Курс заглиблюється в будівельні блоки сучасних цифрових систем, озброюючи студентів знаннями для розуміння та створення схем, які є основою комп'ютерів, пристроїв зв'язку та широкого спектру електронних технологій. Метою цього курсу є надання студентам основи розуміння цифрових схем, що дозволить їм опанувати внутрішню роботу цифрових пристроїв і систем. Студенти отримають здатність проектувати, аналізувати та усувати несправності основних цифрових схем, сприяючи глибшому розумінню технологічного світу навколо них.

Ця дисципліна включає:

- Системи числення та двійкову арифметику
- Булеву алгебру та логічні схеми
- Комбінаційно-логічне проектування
- Послідовний логічний дизайн
- Тригери, регістри та лічильники
- Запам'ятовуючі пристрої
- Введення в цифрові системи штучного інтелекту

У процесі навчання студент має оволодіти такими компетентностями:

ЗК 1 Здатність до абстрактного мислення, аналізу та синтезу; ЗК 2 Здатність застосовувати знання у практичних ситуаціях; ЗК 3 Знання та розуміння предметної області та розуміння професійної діяльності; ЗК 6 Здатність вчитися і оволодівати сучасними знаннями; ЗК9 Здатності приймати відповідальність за розвиток професійного знання й професійних практик і/або за оцінку стратегічного потенціалу професійного розвитку команди; ЗК 10 Стійкий авторитет, інноваційність підходів при рішенні проблем і завдань, автономність, науковість і повний професіоналізм, а також постійну прихильність розвитку нових ідей або процесів у передовій галузі конкретних сфер навчання й професійної діяльності, включаючи науково-дослідну діяльність; ФК 24 Здатність орієнтуватися в сучасних напрямках розвитку комп'ютерних систем та нових засобах побудови систем штучного інтелекту та знаходити та розробляти новітні ефективні алгоритми.

По завершенню курсу студент має набути наступні результати навчання:

1. Знання:

- Знання концепцій і застосувань комп'ютерних систем та схем до машинного навчання: студенти отримують глибоке розуміння концепцій комп'ютерів та схемотехніки машинного навчання, їх історії та застосування в різних галузях промисловості;
- Стратегічного мислення: студенти дізнаються, як стратегічно застосовувати комп'ютери та схемотехніку машинного навчання для впровадження інновацій і отримання конкурентної переваги в бізнесі;

2. Уміння:

- Критично мислити та вирішувати проблеми. Студенти розвиватимуть свою здатність аналізувати та вирішувати складні проблеми, пов'язані зі штучним інтелектом.
- Працювати з технологіями та інструментами комп'ютерних систем, зокрема такими мовами програмування, як Python, і різними фреймворками, що сформує їхні технічні навички та надасть досвід практичної роботи.

3. Комунікації:

- Комунікативні навички: студенти розвиватимуть свою здатність доносити складні концепції комп'ютерних систем та схемотехніки машинного навчання до нетехнічної аудиторії та ефективно співпрацювати в групових проектах;
- бути зрозумілим;

4. Автономність та відповідальність:

- Етична та соціальна відповідальність: студенти дізнаються про етичні наслідки застосування комп'ютерів та схемотехніки машинного навчання та їх вплив на суспільство, а також дізнаються, як застосовувати їх у своїй роботі.
- Обґрунтовувати власну позицію, робити самостійні висновки;
- Демонструвати соціально відповідальну та свідому поведінку, слідувати гуманістичним та демократичним цінностям;
- Відповідально ставитись до професійного самовдосконалення, навчання та саморозвитку.

2. Пререквізити та постреквізити дисципліни (місце в структурно-логічній схемі навчання за відповідною освітньою програмою)

Загалом, студенти закінчать цей курс «Комп'ютерна схемотехніка» із повним розумінням комп'ютерів та схемотехніки машинного навчання, їх застосування та стратегічних наслідків для

бізнесу. Вони розвинуть низку технічних вмінь, навичок критичного мислення, комунікаційних навичок, які високо цінуються на сучасному робочому місці.

3. Зміст навчальної дисципліни

Загальний опис:

Цей курс знайомить студентів з фундаментальними поняттями цифрових схем та схемотехніки машинного навчання, їх логічного проектування. Студенти здобудуть міцну основу для розуміння принципів, що лежать в основі цифрових систем, їх компонентів і того, як вони складають основу сучасних обчислювальних машин та схем машинного навчання. Завдяки поєднанню теоретичних знань і практичних застосувань студенти отримають навички, необхідні для розробки та аналізу цифрових схем.

Розділ 1: Сучасний стан комп'ютерної схемотехніки та схем до машинного навчання.

Тема 1.1: Двійкове мислення.

Тема 1.2: Цифрове проти аналогового.

Тема 1.3: Рівні абстракції.

Розділ розкриває наступні питання: двійкове представлення, цифрове проти аналогового, цифрова абстракція. Розуміння двійкової системи: системи числення, двійкове представлення, перетворення між двійковою та десятковою. Введення в комп'ютерну схемотехніку. Цифрове проти аналогового: розрізнення цифрових і аналогових сигналів, переваги цифрових систем. Рівні абстракції: цифрові рівні абстракції, від транзисторів до програмування високого рівня.

Розділ 2: Комбінаційні логічні схеми

Тема 2.1: Логічні вентиля.

Тема 2.2: Рішення «прямих» та «обернених» задач.

Тема 2.3: Проектування комбінаційних схем.

Розділ розкриває наступні питання: логічні вентиля, булева алгебра, комбінаційна схема. Логічні вентиля: AND, OR, NOT, XOR, NAND, NOR вентиля; таблиці істинності та символи. Проектування комбінаційних схем: використання логічних вентилів для проектування напівсуматорів, суматорів, мультиплексорів, демультимплексорів, кодерів тощо.

Розділ 3: Арифметичні схеми

Тема 3.1: Напівсуматор. Повний суматор.

Розділ розкриває наступні питання: двійкові схеми додавання, віднімання. Двійкове додавання та віднімання: половинний суматор, повний суматор, двійкове віднімання з використанням доповнення до двох.

Розділ 4: Реалізація комбінаційних логічних схем

Тема 4.1: «Ода» мультиплексору. Ч.1 : Мультиплексор, як селектор.

Тема 4.2: «Ода» мультиплексору. Ч.2 : Мультиплексор, як універсальний логічний пристрій.

Тема 4.3: Проектування різноманітних комбінаційних схем.

Розділ розкриває наступні питання: вчить студентів ролі мультиплексору для побудови сучасних цифрових схем. Мультиплексор, як селектор. Мультиплексор, як універсальний логічний пристрій. Приклади проектування комбінаційних схем з використанням мультиплексору.

Розділ 5: Послідовні логічні схеми

Тема 5.1: Заліпки та тригери.

Тема 5.2: Заліпки: заліпки SR, D, JK, T.

Розділ розкриває наступні питання: тригери, послідовний аналіз схем, кінцеві автомати. Заліпки: заліпки SR, D, JK, T; таблиці характеристик, таблиці збудження. Аналіз послідовного ланцюга: часові діаграми, тактові сигнали, станів, проектування синхронних лічильників. Проектування надшвидких синхронних тригерів на базі мультиплексору.

Розділ 6: Пам'ять і системи зберігання

Тема 6.1: SRAM і DRAM типи пам'яті.

Тема 6.2: Ієрархія пам'яті.

Розділ розкриває наступні питання: SRAM і DRAM типи пам'яті. SRAM та DRAM: статична та динамічна оперативні модулі пам'яті, робота, конструкція, плюси та мінуси. Важливість ієрархії пам'яті. Дизайн пам'яті: декодування адрес, розширення пам'яті за допомогою мультиплексорів і декодерів.

Розділ 7: Проектування цифрових систем та схем машинного навчання.

Тема 7.1: Основи FPGA.

Тема 7.2: Основи схем машинного навчання.

Розділ розкриває наступні питання: методології проектування, мови опису обладнання, основи FPGA. Методології проектування: «зверху вниз» проти «знизу вгору», ітеративний процес проектування. Програмовані вентиляльні матриці (FPGA): архітектура FPGA. Основні ідеї до проектування схем машинного навчання.

Розділ 8: Тестування та перевірка цифрових схем

Тема 8.1: Несправності і методи тестування.

Розділ розкриває наступні питання: методи тестування, виявлення несправностей. Методи тестування: ручне тестування, автоматизоване тестування, вбудоване самотестування (BIST). Виявлення несправностей: типи несправностей, моделі несправностей.

Розділ 9: Нові тенденції в цифровій схемотехніці та схемах машинного навчання

Тема 9.1: Сучасні способи обчислень.

Тема 9.2: Схеми машинного навчання.

Тема 9.3: Квантові обчислення.

Розділ розкриває наступні питання: сучасні супер-комп'ютери, мікросхеми для машинного навчання, квантові обчислення. Квантові обчислення: знайомство з квантовими бітами (кубітами), квантовими вентилями, потенційним впливом на обчислення. Нейроморфні обчислення: імітація архітектури мозку в цифрових схемах, імпульсні нейронні мережі.

4. Навчальні матеріали та ресурси

Базова:

1. Таненбаум Е. Архітектура комп'ютера. — Київ: Видавництво «БХВ», 2002. — 704 с.
2. Таненбаум Е., Остін Т. Архітектура комп'ютера. 6-е вид. — Київ: Видавництво «БХВ», 2018. — 816 с. — (Серія «Класика computer science»).
3. Wirth Nicklaus. Digital Circuit Design for Computer Science Students. An Introductory Textbook. — Berlin: Springer-Verlag, 1995. — 204 p.
4. Бурков А. Інженерія машинного навчання. Пер. з англ. - Харків: Видавництво "ДМК прес", 2024. — 306 с.
5. Столлінгс, Уільям. Структурна організація і архітектура комп'ютерних систем, 5-е вид.: Пер. з англ. — Київ, Видавничий дім «Уільямс», 2002. — 896 с.
6. Брайант Р., О'Халларон Д. Комп'ютерні системи: архітектура і програмування. Пер. з англ. — Київ: Видавництво «БХВ», 2005. — 1104 с.
7. Організація ЕОМ. 5-е вид. /К. Хамахер, З. Вранешич, С.Закі.— Київ: Видавництво «БХВ», 2003. — 848 с.— (Серія «Класика computer science»).
8. Scragg, Greg. Computer Organization. A Top –down Approach. Видавництво N.Y. «McGraw-Hill, Inc.», 1992. — 554 с.
9. Computer Architecture: Concepts and Systems /Під ред. Мілютиновича В. Видавництво «North-Holland -Україна», 1988. — 566 с.

10. Цількер Б, Орлов С. Організація ЕОМ і систем: Підр. для вузів. Київ: Видавництво «БХВ», 2007. —668 с.
11. Доерті П., Вілсон Дж., Людина + Машина. Нові принципи роботи в епоху штучного інтелекту. - Київ: Видавництво «Манн, Іванов і Фербер», 2022. — 436 с.
12. Брукшир, Дж.,Гленн. Введення в комп'ютерні науки. Загальний огляд, 6-е вид.: Пер. з англ. —Київ: Київ, Видавничий дім «Уільямс», 2001. —668 с.

Додаткова:

1. Частка Г., Комп'ютерні системи штучного інтелекту, Київ: Видавництво "Університет "Україна"., 2011. — 296с.
2. Айзексон В., Інноватори., Київ, Видавництво «Наш формат», 2017. — 488 р.
3. Тегмарк М. Життя 3.0: бути людиною в епоху штучного інтелекту., Київ, Видавництво «Наш формат», 2019. — 432 р.
4. Глибовець М.М., Олецький О.В. Штучний інтелект: Підручн. для студ. вищ. навч. закладів, що навчаються за спец. «Комп'ютерні науки» та «Прикладна математика». – К.: Видавничий дім «КМ Академія», 2002. – 366 с.
5. Касперські К. Техніка оптимізації програм. Ефективне використання пам'яті.— Київ, Видавництво «БХВ», 2003. —464 с.
6. Saxena A., Chandra S., Artificial Intelligence and Machine Learning in Healthcare, N.Y., Springer 2021 . — 247р.

ОНЛАЙН-КУРСИ з Комп'ютерної схемотехніки

1. <https://www.edx.org/course/artificial-intelligence-ai-columbiacx-csmm-101x-1>
2. <https://www.udacity.com/course/intro-to-artificial-intelligence-cs271>
3. <https://ocw.mit.edu/courses/electrical-engineering-and-computer-science/6-034-artificial-intelligence-fall-2010/>

Навчальний контент

5. Методика опанування навчальної дисципліни (освітнього компонента)

Лекційні заняття

№	<i>Назва теми лекції та перелік основних питань</i>
1	<p>РОЗДІЛ 1. Сучасний стан комп'ютерної схемотехніки та схем до машинного навчання. Лекція №1 Що таке сучасні цифрові системи та схеми з АІ Введення в цифрові системи. Ключові компоненти комп'ютерів. Супер-комп'ютери та сучасна схемотехніка машинного навчання. Огляд цифрових систем, двійкове представлення та важливість цифрових схем у сучасних технологіях. Види схем машинного навчання. Ознайомлення зі змістом і завданнями курсу. Рекомендована література: [1] – С. 8 – 36, [2]– С. 7– 35, [4]– С. 12 – 45, [5] – С. 9 – 15; [11] – С. 8 – 36.</p>
2	<p>РОЗДІЛ 2: Комбінаційні логічні схеми Лекція 2: Булева алгебра та логічні вентиля Вступ до булевої алгебри, таблиць істинності та логічних операторів. Пояснення основних логічних елементів (І, АБО, НІ) та їх поведінки. Рекомендована література: [2] – С. 9 –30; [5] – С. 12 – 30; [6] – С. 29 – 36, [7] – С. 13 – 28; [11] – С. 16 – 38.</p>

3	Лекція 3: Вдосконалені логічні вентиля та спрощення логіки Вивчення більш складних логічних елементів (NAND, NOR, XOR, XNOR) та їх застосування. Методи спрощення та мінімізації булевих виразів за допомогою карт Карно. Рекомендована література: [2] – С. 13 – 28; [5] – С. 24 –48; [7] – С.17 – 30; [9] – С. 23 – 48.
4	Лекція 4: Комбінаційний логічний дизайн Розуміння комбінаційних логічних схем і способів їх проектування за допомогою логічних елементів. Знайомство з мультиплексорами та демультимплексорами. Основне застосування мультиплексору, як селектору. Рекомендована література: [5] – С. 25 –36; [6] – С. 21 – 38; [7]- С. 27 – 35; [8] – С. 13 – 25.
5	Лекція 5: Ода мультиплексору Побудова схем на основі мультиплексору. Мультиплексор — як універсальний логічний блок. Література: [2] – С. 30 –47; [5] – С. 28 – 42; [6]— С. 38 – 47; [7] – С. 13 – 28; [10] – С. 13 – 28.
6	Лекція 6: Схеми суматорів і віднімачів Дослідження схем напівсуматорів, повних суматорів і від’ємників. Головна проблема багато-розрядних суматорів. Застосування суматорів в арифметичних діях. Література: [1] – С. 32 –37; [5] – С. 35 – 42; [8]— С. 38 – 46; [9] – С. 33 – 45; [7] – С. 33 – 45.
7	Лекція 7: Схеми дешифратора, шифратора та порівнювачів Детальне пояснення дешифраторів, шифраторів та їх використання в різних схемах. Компаратор для перевірки на рівність. Література: [1] – С. 40 –42; [6] – С. 35 – 42; [7]— С. 48 – 56; [8] – С. 33 – 48.
8	Лекція 8: Аналогове моделювання Показ елементів аналогового моделювання: R-, C-, L – елементи. Операційний підсилювач. Вимоги до нього. Приклад моделювання диференційного рівняння другого ступеню. Література: [3] – С. 40 –57.
9	Лекція 9: Модульна контрольна робота № 1
10	Лекція 10: Заліпки та тригери Знайомство з тригерами та заліпками як основними елементами пам’яті. Розуміння їх принципів роботи та застосування. Література: [2] – С. 40 –57; [6] – С. 44 – 52; [8]— С. 38 – 46.
11	Лекція 11: Заліпки різного типу: RS, D, T та JK. Література: [2] – С. 40 –57; [6] – С. 44 – 52; [8]— С. 38 – 44.
12	Лекція 12: Побудова часових діаграм. Частина 1. Викладається, як можна розуміти та будувати часові діаграми для заліпок різного типу. Література: [1] – С. 70 –77; [7] – С. 25 – 52; [6]— С. 48 – 56.
13	Лекція 13: Побудова часових діаграм. Частина 2. Викладається, як можна розуміти та будувати часові діаграми для тригерів різного типу. Література: [1] – С. 70 –77; [7] – С. 25 – 52; [6]— С. 48 – 56.
14	Лекція 14: FPGA Дослідження програмованих вентильних матриць (FPGA) та їх програмування. Практичний досвід застосування FPGA. Література: [7] – С. 62 –88; [8] – С. 85 – 52; [9]— С. 77 – 84.
15	Лекція 15: Лічильники Вивчення лічильників, як синхронних, так і асинхронних. Аналіз їх роботи та практичного застосування. Література: [2] – С. 70 –77; [5] – С. 65 – 72; [8]— С. 42 – 45.
16	Лекція 16: Асоціативна пам’ять Викладається відмінність асоціативного доступу від адресного; типи асоціативного доступу; побудова простішого асоціативного запам’ятовуючого пристрою. Література: [11] – С. 100 –107.
17	Лекція 17: Модульна контрольна робота №2
18	Лекція 18: Заключне заняття Підводяться підсумки написання семестрових модульних контрольних робіт, виконання завдань на лекційних та практичних заняттях, виставляються залікові оцінки за семестр.

Практичні заняття

№	Назва теми занять
1	ПЗ 1. Транзистор — основа побудови комп’ютера. Комбінаційна логічна схемотехніка <u>Основні питання:</u> студенти знайомляться з основним елементом побудови

	комп'ютерів — транзистором. Зрозуміють, чому машини є двійковими. Навчаться будувати прості комбінаційні логічні схеми за допомогою логічних вентилів. Основна увага буде зосереджена на перекладі таблиць істинності та логічних виразів у функціональні схеми. Стандарти зображення комбінаційних схем. Загалом студенти вже зможуть проектувати прості комбінаційні схеми.
2	ПЗ 2. Світ — очима комп'ютера. Побудова комбінаційних блоків. <u>Основні питання:</u> Мультиплексор, як селектор. Напівсуматор. Проблеми багаторозрядних суматорів. Також студенти познайомляться з побудовою простих часових діаграм.
3	ПЗ 3. Побудова простої пам'яті. <u>Основні питання:</u> Поняття комірки пам'яті. Постійні запам'ятовуючі пристрої. Статична та динамічна пам'ять.
4	ПЗ 4. Заліпки та тригери. Частина 1. <u>Основні питання:</u> Відмінність заліпок від тригерів. Побудова часових діаграм. Використання вентилів для побудови заліпок різних типів: D-, RS-, JK- та T-типів. Студенти створюватимуть діаграми стану для простих послідовних систем і використовуватимуть своє розуміння для розробки схем, які реагуватимуть на певні вхідні дані.
5	ПЗ 5. Мультиплексор, як універсальний логічний пристрій. <u>Основні питання:</u> Мультиплексор, як універсальний логічний пристрій. Побудова різних типів логічних схем на базі мультиплексору, наприклад, суматорів тощо.
6	ПЗ 6. Заліпки та тригери. Частина 2. <u>Основні питання:</u> побудова заліпок та тригерів D-, RS-, JK- та T-типів. Побудова часових діаграм.
7	ПЗ 7. Програмування програмованих логічних пристроїв (PLD) <u>Основні питання:</u> Студенти отримають практичний досвід програмування програмованих логічних пристроїв (PLD), таких як: PLA, PAL та FPGA. Це практичне заняття допоможе студентам зрозуміти зв'язок між їх кодом і фактичним обладнанням, тобто всі досягнення є результатом програмування.
8	ПЗ 8. Схемотехніка машинного навчання (ML). <u>Основні питання:</u> Студенти отримують базові знання з побудови схем ML.
9	МКР

6. Самостійна робота студента

Самостійна робота студента складається з виконання індивідуального завдання – написання реферативної роботи на одну із запропонованих тем. Ці теми незалежної роботи заохочують студентів досліджувати різні аспекти цифрових схем, від практичного проектування та впровадження до теоретичних досліджень. Важливо надати студентам певну гнучкість у виборі тем відповідно до їхніх інтересів і кар'єрних цілей.

1. Проектування та моделювання логічних схем

Спроектуйте та моделюйте складну комбінаційну логічну схему, яка виконує певну функцію, наприклад цифровий будильник, контролер світлофора або торговий автомат.

2. Аналіз послідовної схеми:

Аналізуйте та порівнюйте поведінку синхронних і асинхронних послідовних схем шляхом проектування та моделювання різноманітних кінцевих автоматів з різними характеристиками.

3. Дослідження пам'яті та зберігання інформації

Дослідити різні типи технологій пам'яті (наприклад, SRAM, DRAM, Flash) і порівняти їхні характеристики, переваги та обмеження. Створити презентацію або звіт із детальним описом своїх знахідок та розробок.

4. Дослідження цифрової обробки сигналів

Дослідити роль цифрових схем в обробці сигналів. Реалізувати або імітувати простий цифровий фільтр або аудіоеквалайзер за допомогою цифрових компонентів.

5. Проект мови опису обладнання (HDL)

Виберіть Verilog або VHDL і створіть проект, який демонструватиме ваше розуміння цієї специфічної мови. Це може включати проектування та моделювання складної цифрової системи.

6. Проектування та впровадження PLD

Використовуйте програмований логічний пристрій (FPGA) для реалізації практичного проекту, наприклад базової гри, міні-калькулятора або симуляції світлофора, схеми охорони вашого будинку. Документуйте свій процес проектування та результати.

7. Стратегії тестування цифрових схем

Дослідити передові стратегії тестування цифрових схем, такі як тестування граничним скануванням, ін'єкція помилок і формальна перевірка. Розробити комплексний план тестування складної цифрової системи.

8. Нові технології в цифрових схемах

Дослідити нові тенденції в галузі, такі як квантові обчислення, АЗП, нейроморфні обчислення або обчислення на основі ДНК. Створіть презентацію з обговоренням принципів і можливого застосування однієї з цих технологій.

9. Приклад цифрової системи

Виберіть конкретну цифрову систему, яка використовується в реальних програмах (наприклад, мікроконтролер у медичному пристрої чи автомобільній системі керування), і проведіть поглиблений аналіз її архітектури, міркувань дизайну та впливу.

10. Історична еволюція цифрових схем

Простежити еволюцію цифрових схем з часом, від перших винаходів до сучасних інтегральних схем. Створити хронологію або презентацію, висвітлити ключові віхи та прориви.

Викладач, який веде практичні заняття, перевіряє самостійні роботи студентів та виставляє їм відповідні рейтингові бали у двотижневий термін з призначеної дати здачі студентами індивідуального завдання.

Політика та контроль

7. Політика навчальної дисципліни (освітнього компонента)

Система вимог, які викладач ставить перед студентом:

- правила відвідування занять: відповідно до Наказу 1-273 від 14.09.2020 р. заборонено оцінювати присутність або відсутність здобувача на аудиторному занятті, в тому числі

нараховувати заохочувальні або штрафні бали. Відповідно до РСО даної дисципліни бали нараховують за відповідні види навчальної активності на лекційних та практичних заняттях.

- правила поведінки на заняттях: студент має можливість отримувати бали за відповідні види навчальної активності на лекційних та практичних заняттях, передбачені РСО дисципліни.

Використання засобів зв'язку для пошуку інформації на гугл-диску викладача, в інтернеті, в дистанційному курсі на платформі Сікорський здійснюється за умови вказівки викладача;

- політика дедлайнів та перескладань: якщо студент не проходив або не з'явиться на МКР (без поважної причини), його результат оцінюється у 0 балів. Перескладання результатів МКР не передбачено;

- політика щодо академічної доброчесності: Кодекс честі Національного технічного університету України «Київський політехнічний інститут» <https://kpi.ua/files/honorcode.pdf> встановлює загальні моральні принципи, правила етичної поведінки осіб та передбачає політику академічної доброчесності для осіб, що працюють і навчаються в університеті, якими вони мають керуватись у своїй діяльності, в тому числі при вивченні та складанні контрольних заходів з дисципліни «Комп'ютерна схемотехніка»;

- при використанні цифрових засобів зв'язку з викладачем (мобільний зв'язок, електронна пошта, переписка на форумах та у соцмережах тощо) необхідно дотримуватись загальноприйнятих етичних норм, зокрема бути ввічливим та обмежувати спілкування робочим часом.

8. Види контролю та рейтингова система оцінювання результатів навчання (РСО)

Семестровий контроль: Залік

1. Види контролю.

Поточний контроль: вправи на лекційних заняттях, тестування, МКР, виконання завдань до практичних занять.

Календарний контроль: провадиться двічі на семестр, як моніторинг поточного стану виконання вимог силабусу. Семестровий контроль: залік.

Умови допуску до семестрового контролю: виконані завдання до практичних занять, семестровий рейтинг більше 30 балів.

Семестровий рейтинг з дисципліни «Комп'ютерна схемотехніка» складається з рейтингових балів (див. табл. **Ошибка! Источник ссылки не найден.**), і не перевищує $R_{\max} = 100$.

В семестрі магістр може набрати **60 балів**, відповідно на іспиті – **40 балів**.

Таблиця 1. Система рейтингових балів.

№	Контрольний захід	Бали
1.	Реферативна робота	25
2.	Модульні контрольні роботи «Комп'ютерна схемотехніка»	60
3.	Активна робота студента на практичних заняттях	15

2. Реферативна робота зараховується тільки за умови її захисту студентом. Для захисту реферативної роботи студенту надається не більше двох спроб. В залежності від того, з якої спроби була захищена робота, нараховується наступна кількість балів:

- захист з першої спроби — 25 балів;
- захист з другої спроби — 15 балів.

3. Студент допускається до заліку при виконанні умов:
- поточний рейтинг за семестр складає не нижче 30 балів;
 - захищена реферативна робота.

Відповідно сумарної кількості балів, що набрані в семестрі та на заліку, студентом отримує оцінку згідно таблиці 2.

Таблиця 2 відповідності рейтингових балів оцінкам за університетською шкалою:

Рейтинг	Оцінка ECTS	Традиційна оцінка
95 - 100	відмінно	Відмінно
85 - 94	дуже добре	Добре
75 - 84	добре	
65 - 74	задовільно	Задовільно
60 - 64	достатньо	
менше 60 балів	незадовільно	Незадовільно
менше 30 балів	не допущено	Не допущено

9. Додаткова інформація з дисципліни (освітнього компонента)

Теоретичні питання:

1. Основні застосування цифрових схем в охороні здоров'я, фінансовій сфері, транспорті та виробництві.
2. Потенційний вплив цифрових схем на суспільство та ринок праці.
3. Цифрові схеми як основа для стимулювання змін у бізнесі.
4. Асоціативні запам'ятовуючі пристрої та їх побудова.
5. Інтелектуальні інформаційні системи.

Робочу програму навчальної дисципліни (силабус):

Складено *к.т.н., доцент, Тимошенко Юрій Олександрович*

Ухвалено кафедрою ШІ (протокол № 14 від "11" червня 2024 р.)

Погоджено Методичною комісією ННІПСА (протокол № 10 від "24" червня 2024 р.)